

НЕКОТОРЫЕ ОСОБЕННОСТИ СИНТЕЗАТОРОВ ТОЧНЫХ ЧАСТОТ ЦИФРОВОГО ТИПА

И. М. Гук

Харьков

Повышенный интерес к синтезаторам точных частот (СТЧ) цифрового типа объясняется тем, что схемы трансформации частот таких синтезаторов выполняются без LC -фильтров — элементов, не поддающихся микроминиатюризации. Поэтому на основе используемых в этих схемах микромодульных элементов и интегральных схем (ИС) возможно создание синтезаторов в ограниченных объемах вплоть до 1—10 кубических дюймов [7, 8, 10], тогда как СТЧ, выполненные по обычным схемам с многократным гетеродинированием [2], имеют объем порядка 20—50 кубических дециметров.

Однако синтезаторам цифрового типа свойственны некоторые особенности, ограничивающие возможности их применения.

Синтезаторы цифрового типа могут строиться по двум схемам: на делителях с переменным коэффициентом деления (ДПКД) [1, 4, 5, 6, 7, 8, 9, 10] и с измерением частоты [3]. В обоих случаях используется система косвенного синтеза, при которой на выход СТЧ работает генератор плавного диапазона (СПД), стабилизируемый системой АПЧ.

В схемах с измерением частоты (рис., позиция *a*) частота $f_{\text{СГ}}$ генератора СПД периодически измеряется методом счета периодов колебаний частоты $f_{\text{СГ}}$ за эталонный промежуток времени. Полученный результат сравнивается с заданным (номинальным) значением частоты синтезатора f_p . Обычно для этого используется реверсивный счетчик на двоичных триггерных ячейках. В результате сравнения вырабатывается управляющее напряжение U_y системы АПЧ СПД.

Возможности применения таких схем ограничены по следующим причинам:

1. Погрешность, обусловленная самим методом измерения частоты в таких схемах, равна одному импульсу (периоду) при любом времени измерения. Если это время равно 1 *сек*, то погрешность будет равна 1 *Гц*, что во многих случаях недопустимо [2].

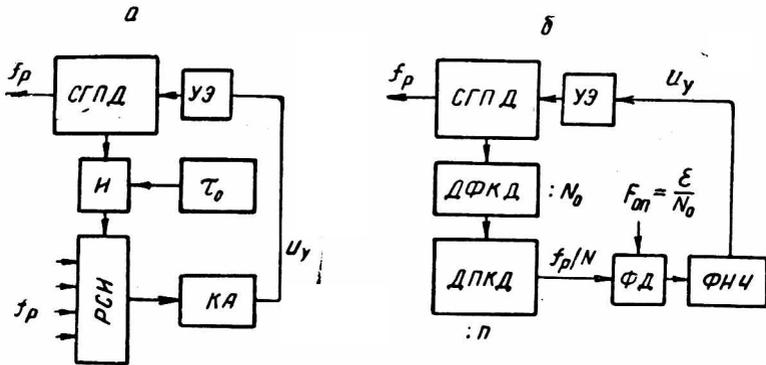
2. Величина управляющего напряжения U_y АПЧ пропорциональна не мгновенным, а средним значениям частоты $f_{\text{СГ}}$ за время ее измерения. Поэтому система АПЧ не уменьшает кратковременную нестабильность частоты f_p .

3. При электронном управляющем элементе система АПЧ статическая по частоте, поэтому остаточная расстройка в ней не равна нулю.

4. Управляющее напряжение U_y АПЧ создается преобразователем код — аналог. Это создает трудности получения достаточно низких уровней побочных частот в управляющем напряжении АПЧ и выходном сигнале синтезатора.

В схемах на ДПКД (рис., позиция *b*), находящихся все более широкое применение, колебания частоты $f_{\text{СГ}}$ (любого значения $f_{\text{СГ}}$ в пределах

установленного диапазона, кратного шагу дискретности этого диапазона ϵ) преобразуется с помощью делителя ДПКД в колебания фиксированной частоты, равной опорной частоте фазового детектора. Делитель с переменным коэффициентом деления (ДПКД) представляет собой схему типа счетчика импульсов на двоичных триггерных ячейках.



Функциональные схемы цифровых СТЧ:

СГПД — стабилизируемый ФАПЧ генератор плавного диапазона; УЭ — электронный управляющий элемент системы ФАПЧ; И — логическая схема «И» (электронный ключ); τ_0 — датчик импульсов эталонной длительности; РСН — реверсивный счетчик импульсов; КА — преобразователь «код — аналог»; ДФКД и ДПКД — делители частоты с фиксированным и переменным коэффициентом деления; ФД — фазовый детектор; ФНЧ — фильтр нижних частот.

Существенными достоинствами схем на ДПКД является их простота, отсутствие в них LC -фильтров, возможность микроминиатюризации и дистанционного управления коммутацией цепей постоянного тока.

Однако схемы на ДПКД обладают рядом особенностей и недостатков, ограничивающих возможность их широкого применения.

Величина $f_{p \max}$ (величина наивысшей рабочей частоты синтезатора) ограничивается быстродействием ДПКД $F_{\text{вх max}}^{\text{ДПКД}}$. Практически реализуемый в настоящее время предел не превышает 7—16 Мгц [4]. Делители типа счетчиков импульсов с постоянным (фиксированным) коэффициентом деления (ДФКД) могут работать до частот порядка сотен мегагерц. Включение в схему ДФКД с коэффициентом деления N_0 (рис., позиция б) увеличивает $f_{p \max}$ в N_0 раз, однако во столько же раз уменьшается опорная частота ФД $F_{\text{оп}}$, величина которой ограничена факторами, рассмотренными ниже.

Таким образом,

$$f_{p \max} \leq F_{\text{вх max}}^{\text{ДПКД}} \frac{\epsilon}{F_{\text{оп min}}} \quad (1)$$

Величина n_{\max} . Увеличение коэффициента деления ДПКД $n_{\max} = \frac{f_{p \max}}{\epsilon}$ ограничивается возрастанием сложности схемы и объема ДПКД, уменьшением его надежности и быстродействия. Недостаточно высокая надежность быстродействующих ДПКД с большими (порядка сотен и выше) переменными коэффициентами деления является в настоящее время одним из факторов, ограничивающих широкое применение СТЧ с ДПКД. Практически реализуемые величины n_{\max} имеют порядок десятков тысяч. Таким образом, достижимая величина n_{\max} является одним из факторов, ограничивающих наименьший возможный шаг дискретности

$$\epsilon_{\min} = \frac{f_{p \max}}{n_{\max}}.$$

Усреднение, вносимое ДПКД. Период повторения импульсов на выходе делителя типа счетчика импульсов $T_{\text{вых}}$ равен сумме N предшествующих периодов $T_{\text{вх}}$ входного сигнала частоты f_P ($N = nN_0$). Поэтому длительность периода $T_{\text{вых}}$, временное положение (фаза) импульсов на выходе делителя, несет информацию о средней длительности периода $T_{\text{вх}}$ за время, равное $T_{\text{вых}}$:

$$T_{\text{вх}} = \frac{\sum_{m=1}^{m=N} T_{\text{вх } m}}{N}. \quad (2)$$

В связи с этим система ФАПЧ перестает чувствовать, а следовательно и устранять быстрые колебания частоты f_P , ее изменения в течение отрезков времени, меньших $T_{\text{вых}}$.

Кроме того, запаздывание, вносимое в кольцо ФАПЧ делителями ДФКД — ДПКД, приводит при воздействии на СГПД дестабилизирующих факторов к появлению дополнительной паразитной частотной модуляции f_P , частота которой равна $F_{\text{оп}}$, а девиация частоты

$$(\Delta f_P)_{\tau_{\text{ФНЧ}} \rightarrow 0} \cong \frac{1}{\epsilon} \left(\frac{df_{\text{сг}}}{dt} \right), \quad (3)$$

где $\frac{df_{\text{сг}}}{dt}$ — скорость изменения частоты $f_{\text{сг}}$ под воздействием дестабилизирующих факторов при разомкнутом кольце ФАПЧ.

Допустимая величина Δf_P является также одним из факторов, ограничивающим ϵ_{min} .

Фильтр нижних частот (ФНЧ) в первую очередь должен быть рассчитан на достаточную степень подавления сравниваемых на ФД колебаний частот $F_{\text{оп}}$ и $\frac{f_P}{N}$, равных $\frac{\epsilon}{N_0}$. Очевидно, чем ниже ϵ , тем труднее реализовать в приемлемых габаритах фильтр, обеспечивающий достаточное подавление указанных частот. Учитывая все это, можно показать, что

$$\epsilon \geq \frac{A_{\text{П}y}^U N_0 (\Delta f_P)_y}{2A_{\text{П}P}^U}, \quad (4)$$

где $A_{\text{П}P}^U$ — допустимый относительный уровень побочных колебаний в выходном напряжении синтезатора;

$A_{\text{П}y}^U$ — относительный уровень побочных колебаний частот сравнения $F_{\text{оп}}$ или $\frac{f_P}{N}$ в управляющем напряжении U_y ФАПЧ;

$(\Delta f_P)_y$ — полоса управления частотой $f_{\text{сг}}$ системой ФАПЧ;

$$(\Delta f_P)_y = S_y U_{y \text{ max}};$$

S_y — крутизна статической характеристики управляющего элемента кольца ФАПЧ.

Зависимость (4) отображает один из факторов, ограничивающих величину шага дискретности ϵ_{min} .

Учитывая рассмотренные выше факторы, можно заключить, что применение схем на ДПКД возможно при сравнительно невысокой разрешающей способности синтезатора P_P

$$P_P = \frac{f_{P \text{ max}} - f_{P \text{ min}}}{P_{\text{ср}} \epsilon} = \frac{2(f_{P \text{ max}} - f_{P \text{ min}})}{\epsilon (f_{P \text{ max}} + f_{P \text{ min}})}. \quad (5)$$

при частотах сравнения $F_{оп} \geq 250$ гц [5], а также при невысоких требованиях к допустимым уровням побочных частот в выходном сигнале синтезатора ($A_{ПР}^U \leq 60 - 80$ дб).

ЛИТЕРАТУРА

1. О. И. Губернаторов, В. Т. Пивовар. К выбору и расчету некоторых параметров цифровых синтезаторов частот. «Известия вузов, Радиоэлектроника», т. XII, № 5, 1969.
2. І. М. Гук. Діапазонні генератори точних частот. Вид-во «Техніка», Київ, 1968.
3. Ю. Н. Денисов, В. И. Комиссаров и др. Электронносчетная система стабилизации частоты высокочастотных генераторов. «Приборы и техника эксперимента», 1966, № 3.
4. Делитель с переменным коэффициентом деления на микрологических элементах. *Electronic Engineering*, june 1967.
5. A. F. Evers. A versatile digital frequency Synthesizer for use in mobile radio communication Sets, *Electronic Engineering*, v. 38, N 459, may 1966.
6. J. Hill. A high frequency synthesizer using digital technique for economy of power and space, *Proceedings of the 19th Annual Symposium on Frequency Control, USA*, 1965.
7. E. Kantaris. An Electronically Swept Frequency Synthesizer in 10 cubic Inches, *Electronics Engineering* v. 39, N 293, VII, 1967.
8. D. J. Martin. A 28 000 channel Frequency Synthesizer in 10 cubic Inches, *Applications of Microelectronics*, Sept. 1965.
9. R. R. Stone, H. F. Hastings. Digit control frequency Synthesizer, *Pat. USA*, cl. 331—39, N 3125729, 1958/1964.
10. E. Ulicki. Cubic Inch frequency Synthesizer, *Proceedings of the 19th Annual Symposium of Frequency Control, USA*, p. 580, 1965.